

TRABAJO PRÁCTICO N° 6

Circuitos Secuenciales

Formato: Documento digital en PDF con permisos de modificación e impresión, que incluya las consignas, los datos del estudiante, las resoluciones en orden con sus procedimientos y gráficos necesarios, cuyo nombre debe ser “Nombre_Apellido-TP6.pdf” y subirlo a la plataforma.

Ayuda: En caso de no comprender alguna consigna o tener dudas, puede solicitarse asistencia enviando un email a consultas@profmatiasgarcia.com.ar con el asunto “TECNICAS DIGITALES Nombre_y_Apellido TP 6 CONSULTA”.

1. Si un latch S-R tiene un 1 en la entrada S y un 0 en la entrada R y a continuación la entrada S pasa a 0, el latch estará en:

- | | |
|-----------------|------------------------|
| a) estado SET | c) condición no válida |
| b) estado RESET | d) borrado |

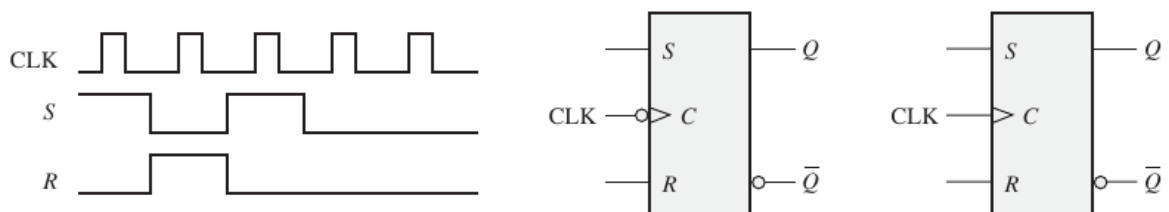
2. El estado no válido de un latch S-R se produce cuando

- | | |
|-------------------|-------------------|
| a) $S = 1, R = 0$ | c) $S = 0, R = 1$ |
| b) $S = 1, R = 1$ | d) $S = 0, R = 0$ |

3. El propósito de la entrada de reloj en un flip-flop es:

- | | |
|--|---|
| a) borrar el dispositivo | d) obligar a la salida a asumir un estado dependiente de las entradas de control (R-S, J-K o D) |
| b) activar (SET) el dispositivo | |
| c) obligar siempre a la salida a cambiar de estado | |

4. En la Figura se muestran dos flip-flops RS disparados por flanco. Si las entradas son las que se indican, dibujar la salida Q de cada flip-flop en función de la señal de reloj y explicar la diferencia entre los dos. Los flip-flops se encuentran inicialmente en estado RESET.



5. Para un flip-flop JK disparado por flanco positivo cuyas entradas son las que se muestran en la Figura, determinar la salida Q en función del reloj. Suponer que, inicialmente, Q está a nivel BAJO.

