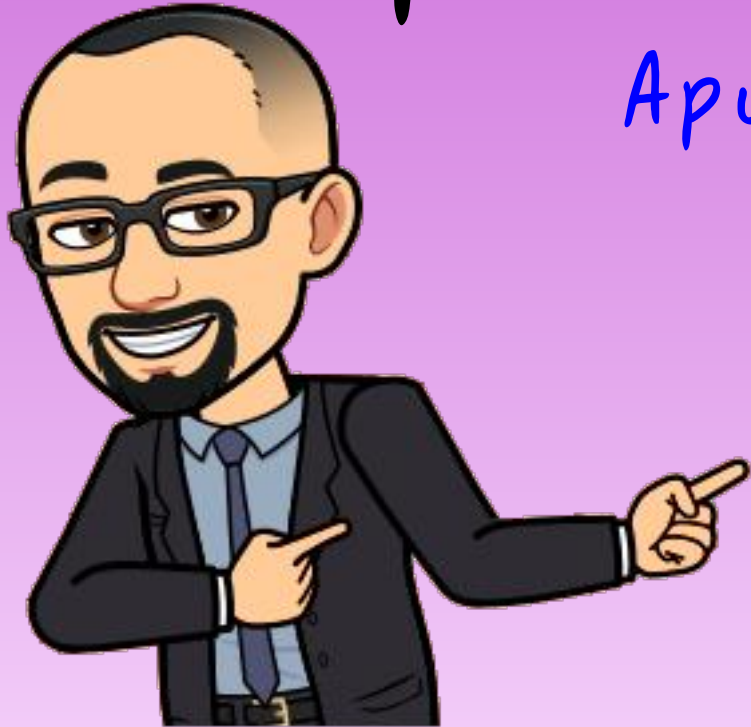


# Compuertas Lógicas

Apunte N° 2



# Compuertas Lógicas

Las compuertas lógicas son dispositivos que operan con estados lógicos y funcionan igual que una calculadora, de un lado ingresan los datos, ésta realiza una operación, y finalmente, se muestra el resultado.

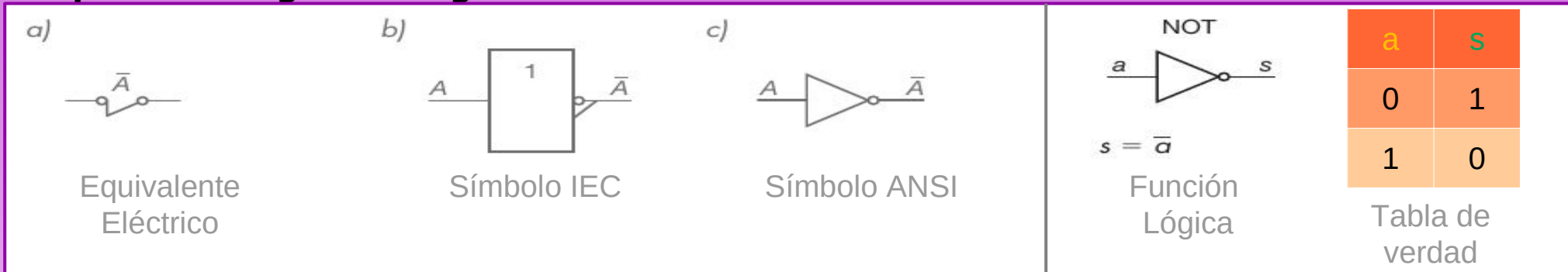
Cada una de las compuertas lógicas se las representa mediante un Símbolo, y la operación que realiza (Operación lógica) se corresponde con una tabla, llamada Tabla de Verdad.



Son pequeños circuitos digitales integrados cuyo funcionamiento se adapta a las operaciones y postulados del álgebra de Boole.

# Compuerta Lógica NOT

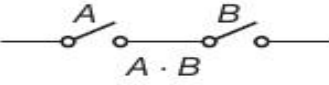
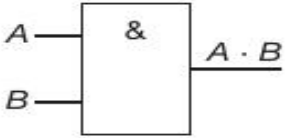


- ◆ Se trata de un inversor o complemento, es decir, invierte el dato de entrada, por ejemplo; si se coloca su entrada a 1 (nivel alto) se obtendrá en su salida un 0 (o nivel bajo), y viceversa. Esta compuerta dispone de una sola entrada. Su operación lógica es igual a  $a$  invertida.



- ◆ El indicador de negación es una burbuja (o) que indica negación o complemento cuando aparece en la entrada o salida de cualquier elemento lógico.
- ◆ IEC = International Electrotechnical Commission
- ◆ ANSI = American National Standards Institute

# Compuerta Lógica AND

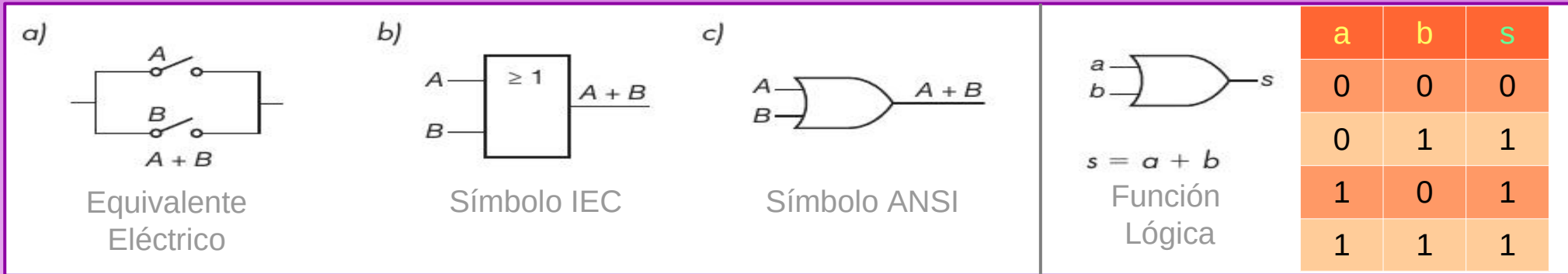
- ♦ La compuerta AND genera una salida a nivel ALTO sólo cuando todas las entradas están a nivel ALTO. Cuando cualquiera de la entradas está a nivel BAJO, la salida se pone a nivel BAJO. Por tanto, el propósito básico de una puerta AND es determinar cuándo ciertas condiciones de entrada son simultáneamente verdaderas, como indican todas sus entradas estando a nivel ALTO, y producir una salida a nivel ALTO, para indicar que esas condiciones son verdaderas.

<p>a)</p>  <p>Equivalente Eléctrico</p>	<p>b)</p>  <p>Símbolo IEC</p>	<p>c)</p>  <p>Símbolo ANSI</p>	 <p><math>s = a \cdot b</math></p> <p>Función Lógica</p>	<table border="1"><thead><tr><th>a</th><th>b</th><th>s</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></tbody></table>	a	b	s	0	0	0	0	1	0	1	0	0	1	1	1
a	b	s																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	

- ♦ Una compuerta AND puede tener dos o más entradas y realiza la operación que se conoce como multiplicación lógica.
- ♦ El número total de posibles combinaciones de entradas binarias a una compuerta viene determinado por la fórmula  $N = 2^n$  donde N es el número total de combinaciones y n la cantidad de variables de entrada.

# Compuerta Lógica OR

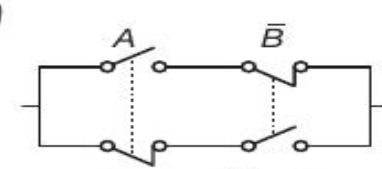
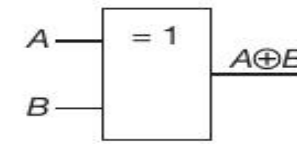

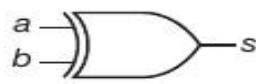
- Una compuerta OR genera un nivel ALTO a la salida cuando cualquiera de sus entradas está a nivel ALTO. La salida se pone a nivel BAJO sólo cuando todas las entradas están a nivel BAJO. Por tanto, el propósito de una puerta OR es determinar cuándo una o más de sus entradas están a nivel ALTO y generar una salida a nivel ALTO que indique esta condición.



- Una compuerta OR puede tener dos o más entradas y realiza la operación que se conoce como suma lógica.

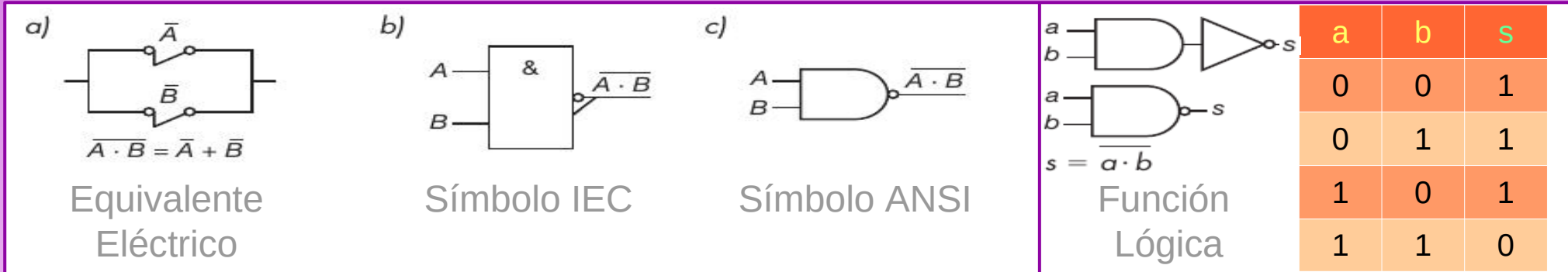
# Compuerta Lógica XOR

- ♦ La salida de una puerta OR – exclusiva (XOR) se pone a nivel ALTO sólo cuando las dos entradas están a niveles lógicos opuestos.

<p>a)</p>  <p><math>A \oplus B = A\bar{B} + \bar{A}B</math></p> <p>Equivalente Eléctrico</p>	<p>b)</p>  <p>Símbolo IEC</p>	<p>c)</p>  <p>Símbolo ANSI</p>	 <p><math>s = a \cdot \bar{b} + \bar{a} \cdot b</math></p> <p>Función Lógica</p>	<table border="1"><thead><tr><th>a</th><th>b</th><th>s</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></tbody></table>	a	b	s	0	0	0	0	1	1	1	0	1	1	1	0
a	b	s																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	

# Compuerta Lógica NAND

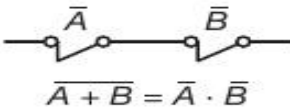
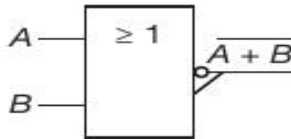

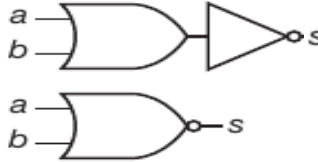
- ♦ La compuerta NAND es un elemento lógico popular, debido a que se puede utilizar como una puerta universal, es decir, las puertas NAND se pueden combinar para implementar las operaciones de las compuertas AND, OR y NOT.
- ♦ El término NAND es una contracción de NOT-AND, e implica una función AND con la salida complementada (negada).
- ♦ La compuerta NAND genera una salida a nivel BAJO sólo cuando todas las entradas están a nivel ALTO. Cuando cualquiera de las entradas está a nivel BAJO, la salida se pondrá a nivel ALTO.



- ♦ La compuerta NAND se puede usar para realizar la operación OR que requiere una o más entradas a nivel BAJO, para generar una salida a nivel ALTO. Este modo de operación se denomina negativa-OR en este contexto, el término negativa significa que las entradas se definen para que su estado activo o verdadero sea un nivel BAJO.

# Compuerta Lógica NOR

- ♦ La compuerta NOR es un útil elemento lógico porque también se puede emplear como una compuerta universal; se pueden usar en combinación para implementar las operaciones AND, OR y del inversor.
- ♦ El término NOR es una contracción de NOT-OR e implica una función OR con la salida invertida (complementada).
- ♦ La compuerta NOR genera una salida a nivel BAJO cuando cualquiera de sus entradas está a nivel ALTO. Sólo cuando todas sus entradas estén a nivel BAJO, la salida se pondrá a nivel ALTO.

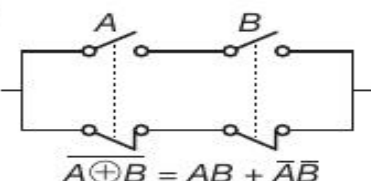
<p>a)</p>  <p>Equivalente Eléctrico</p>	<p>b)</p>  <p>Símbolo IEC</p>	<p>c)</p>  <p>Símbolo ANSI</p>	 <p><math>s = \overline{a + b}</math> Función Lógica</p>	<table border="1"> <thead> <tr> <th>a</th> <th>b</th> <th>s</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	a	b	s	0	0	1	0	1	0	1	0	0	1	1	0
a	b	s																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	

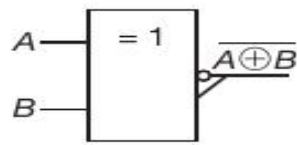
- ♦ La compuerta NOR se puede utilizar como una operación AND cuyas entradas están a nivel BAJO y generan una salida a nivel ALTO. Este modo de operación se denomina negativa-AND. En este contexto, el término negativa significa que las entradas están definidas para que su estado activo o verdadero sea un nivel BAJO.






# Compuerta Lógica XNOR

- ◆ Al igual que la compuerta XOR, la compuerta XNOR sólo tiene dos entradas. El círculo en la salida del símbolo de la compuerta XNOR indica que su salida es la opuesta a la de la compuerta XOR. Cuando dos niveles lógicos de entrada son opuestos, la salida de la puerta NOR-exclusiva es un nivel BAJO.

a)   
 $A \oplus B = AB + \bar{A}\bar{B}$   
Equivalente Eléctrico

b)   
Símbolo IEC

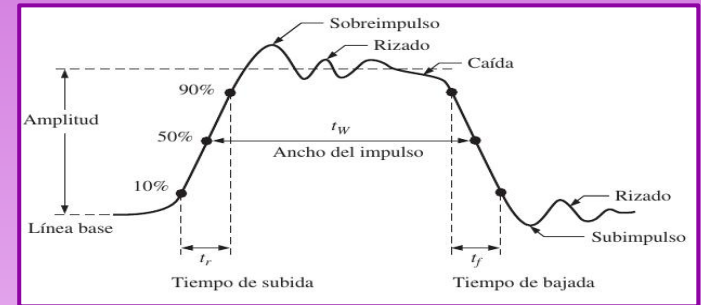
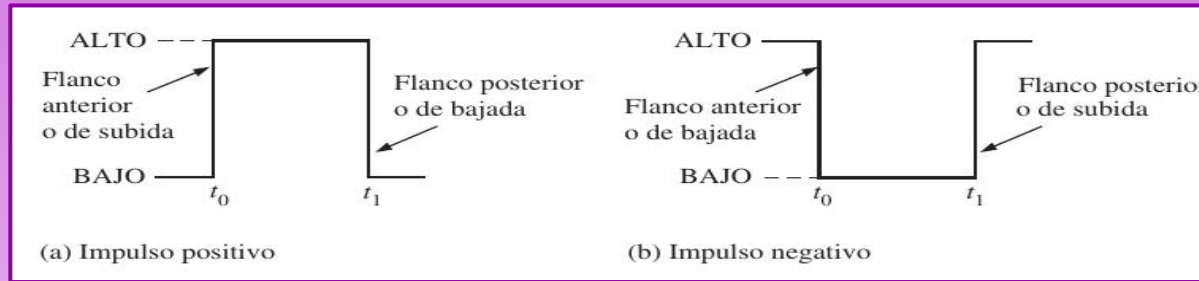
c)   
Símbolo ANSI

  
  
 $s = \bar{a} \cdot \bar{b} + a \cdot b$   
Función Lógica

a	b	s
0	0	1
0	1	0
1	0	0
1	1	1

# Diagrama de tiempo

El tiempo requerido para que un impulso pase desde su nivel BAJO hasta su nivel ALTO se denomina tiempo de subida ( $t_r$ ), y el tiempo requerido para la transición del nivel ALTO al nivel BAJO se denomina tiempo de bajada ( $t_f$ ). En la práctica, el tiempo de subida se mide como el tiempo que tarda en pasar del 10% (altura respecto de la línea) al 90% de la amplitud del impulso y el tiempo de bajada se mide como el tiempo que tarda en pasar del 90% al 10% de la amplitud del impulso.



La razón de que el 10% inferior y el 10% superior no se incluyan en los tiempos de subida y de bajada se debe a la no linealidad de la señal en esas áreas. El ancho del impulso ( $t_w$ ) es una medida de la duración del impulso y, a menudo, se define como el intervalo de tiempo que transcurre entre los puntos en que la amplitud es del 50% en los flancos de subida y de bajada.

# Diagrama de tiempo

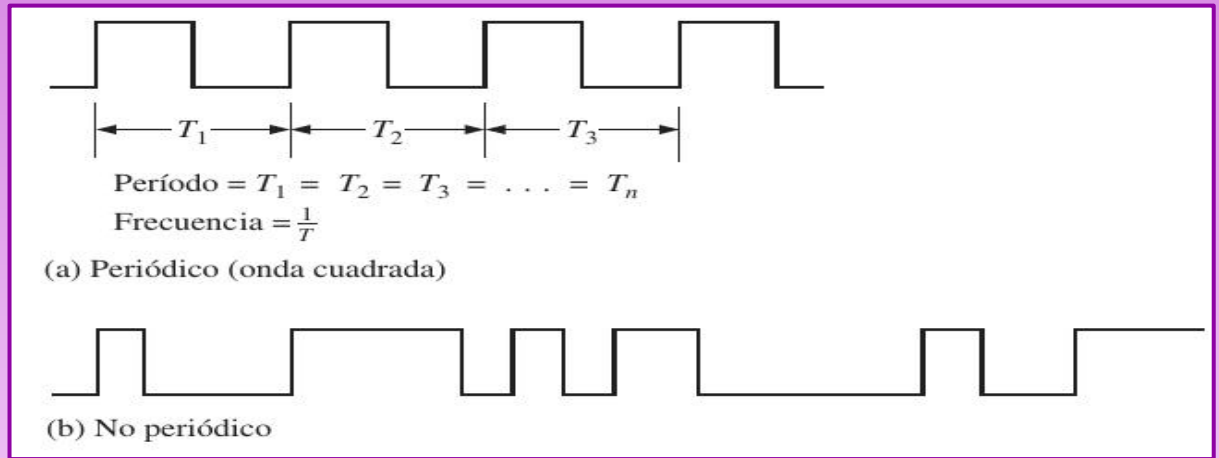
La mayoría de las formas de onda que se pueden encontrar en los sistemas digitales están formadas por series de impulsos, algunas veces denominados también *trenes de impulsos*, y pueden clasificarse en periódicas y no periódicas. Un tren de impulsos periódico es aquel que se repite a intervalos de tiempo fijos; este intervalo de tiempo fijo se denomina período (T). La frecuencia (f) es la velocidad a la que se repite y se mide en hercios (Hz). Por supuesto, un tren de impulsos no periódico no se repite a intervalos de tiempo fijos y puede estar formado por impulsos de distintos anchos y/o impulsos que tienen intervalos distintos de tiempo entre los pulsos.

La frecuencia (f) de un tren de pulsos (digital) es el inverso del período. La relación entre la frecuencia y el período se expresa como sigue:

$$f = 1 / T \quad T = 1 / f$$

El ciclo de trabajo es el cociente entre el ancho del impulso ( $t_w$ ) y el período (T) y puede expresarse como un porcentaje.

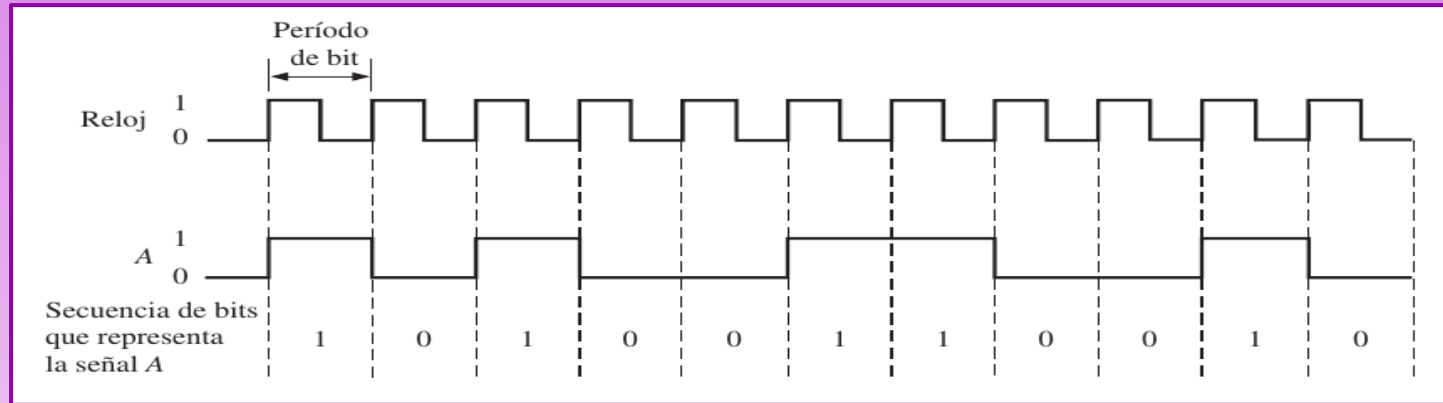
$$\text{Ciclo de trabajo} = (t_w / T) * 100\%$$



# Diagrama de tiempo

En los sistemas digitales, todas las señales están sincronizadas con una señal de temporización básica denominada reloj. El reloj es una señal periódica en la que cada intervalo entre impulsos (el período) es igual a la duración de un bit.

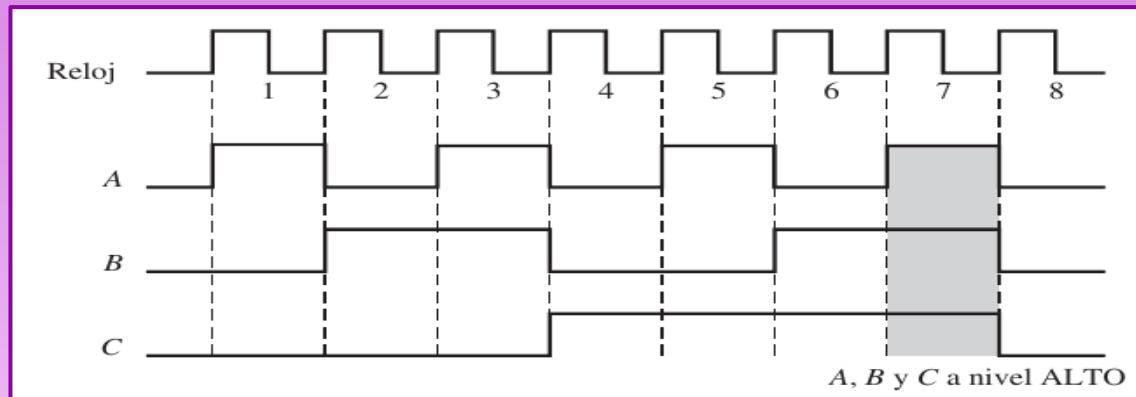
La velocidad a la que una computadora puede funcionar depende del tipo de microprocesador utilizado en el sistema. La especificación de velocidad, por ejemplo 3,5 GHz, de una computadora es la frecuencia máxima de reloj a la que el microprocesador puede trabajar.



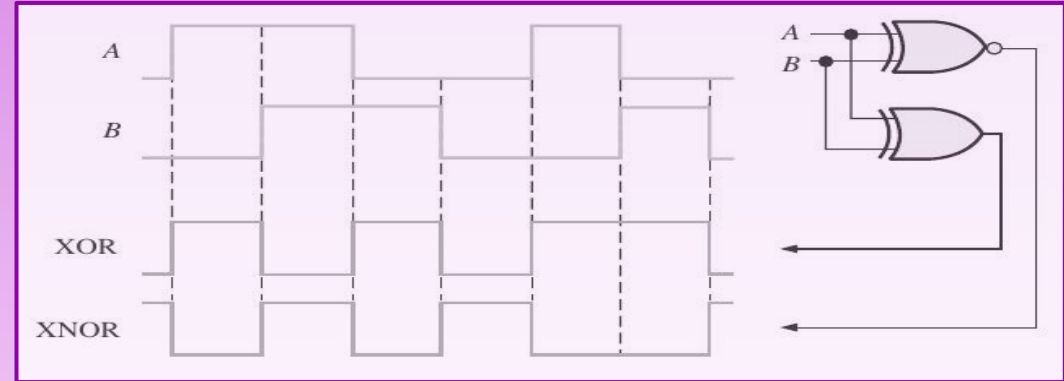
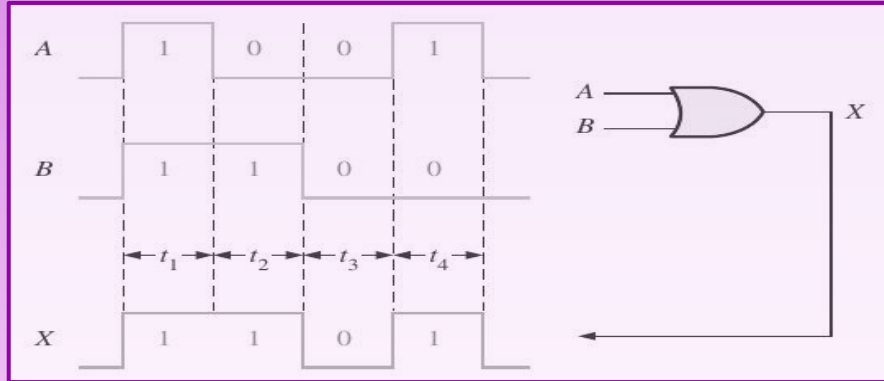
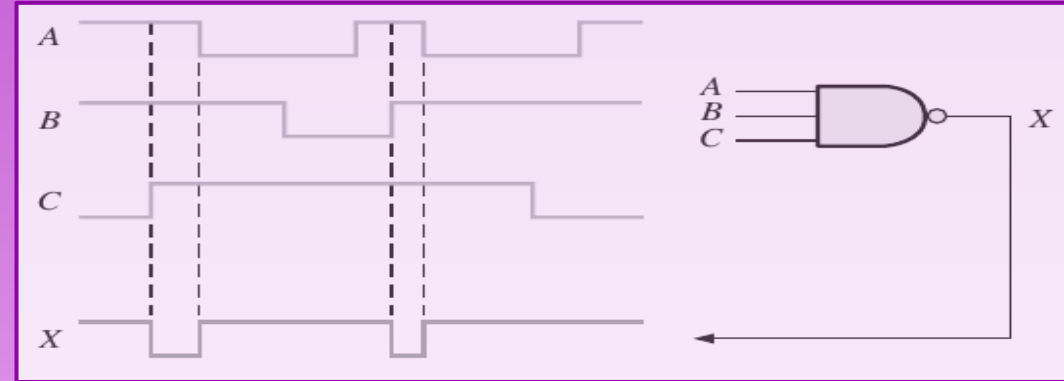
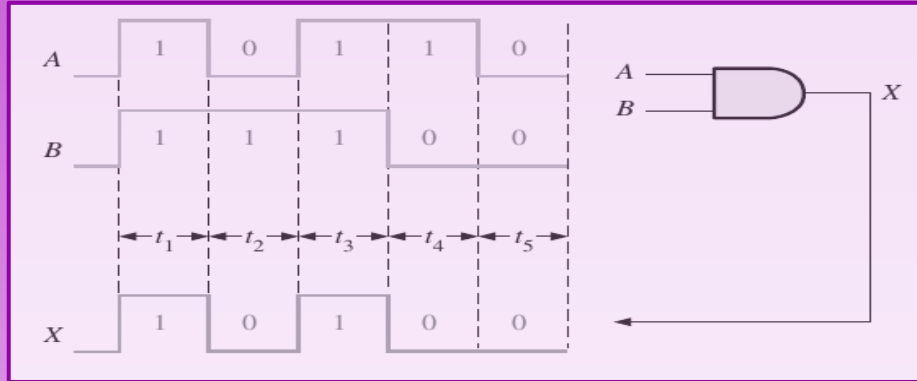
La señal de reloj en sí misma no transporta información.

# Diagrama de tiempo

Un diagrama de tiempos o cronograma es una gráfica de señales digitales que muestra la relación temporal real entre dos o más señales y cómo varía cada señal respecto a las demás. Al examinar un diagrama de tiempos, es posible determinar los estados (ALTO o BAJO) de todas las formas de onda en cualquier punto de tiempo especificado y el instante exacto en el que una forma de onda cambia de estado respecto a las restantes.



# Diagrama de tiempo

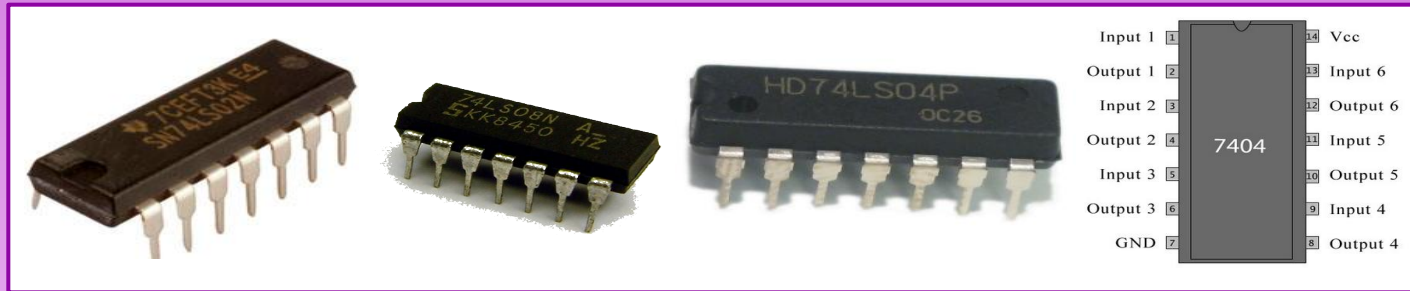


# Circuitos Integrados Digitales

Una de las metas de los fabricantes de componentes electrónicos es la superación del número de componentes básicos que pueden integrarse en una sola pastilla, ya que permite la reducción del tamaño de los circuitos, del volumen y del peso.

Los componente básicos de los integrados son las compuertas, las cuales se encuentran dentro de un chip o en circuitos digitales integrados con alguna tecnología de fabricación TTL o CMOS.

Cada chip o circuito integrado tiene una hoja de características que facilita el fabricante.



Cada tipo de compuerta tiene su integrado del tipo 74xx, donde 74 (tecnología TTL) es la serie con las características más importantes:

- ◆ Tensión de alimentación: 5 voltios.
- ◆ Temperatura de trabajo: de 0° a 70° C.

Y xx es un número que nos indica de qué tipo de puerta se trata. Así lo recoge la siguiente tabla:

Tipo de compuerta y Nro.	Chip integrado	Descripción
NOT (7404)		<p>Tiene seis puertas NOT de una entrada cada una.</p>
OR (7432)		<p>Tiene cuatro puertas OR de dos entradas cada una.</p>
AND (7408)		<p>Tiene cuatro puertas AND con dos entradas cada una.</p>
XOR (7486)		<p>Tiene cuatro puertas X-OR con dos entradas cada una.</p>
NOR (7402)		<p>Tiene cuatro puertas NOR con dos entradas cada una.</p>
NAND (7400)		<p>Tiene cuatro puertas NAND con dos entradas cada una.</p>



# Circuitos Integrados Digitales

Existen chips con compuertas lógicas con más de dos entradas, así:

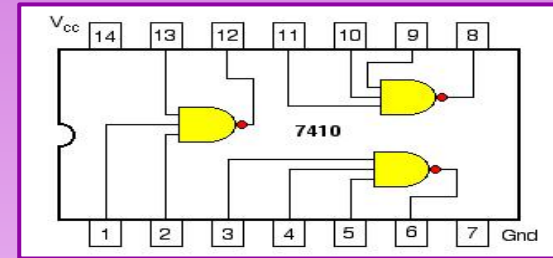
## Compuertas NOR:

- ◆ 7427: 3 NOR de dos entradas.
- ◆ 74260: 2 NOR de cinco entradas.



## Compuertas NAND:

- ◆ 7410: 3 NAND de tres entradas.
- ◆ 7420: 2 NAND de cuatro entradas.
- ◆ 7430: 1 NAND de ocho entradas.
- ◆ 74133: 1 NAND de trece entradas.



Estos chips tienen unos parámetros generales que vienen dados por el fabricante, como se puede ver en las hojas de características.

# Circuitos Integrados Digitales

Como consecuencia de las diferentes técnicas de fabricación de los circuitos integrados, podemos encontrarnos con diversas familias lógicas, que se clasifican en función de los transistores con los que están construidas.

Así, cuando se utilizan transistores bipolares se obtiene la familia denominada TTL, y si se utilizan transistores unipolares, se obtiene la familia CMOS.

## Familia lógica TTL

Las siglas TTL significan Lógica Transistor-Transistor. En este caso, las puertas están constituidas por resistencias, diodos y transistores. Esta familia comprende varias series, una de las cuales es la 74, y cuyas características son:

- ◆ Tensión comprendida entre 4,5 y 5,5 V.
- ◆ Temperatura entre 0 y 70 °C.
- ◆  $V_{IH}$  mín. = 2,0 V.
- ◆  $V_{IL}$  máx. = 0,8 V.
- ◆  $V_{OH}$  mín. = 2,4 V.
- ◆  $V_{OL}$  máx. = 0,4 V.
- ◆ Tiempo de propagación medio, 10 ns.
- ◆ Disipación de potencia, 10 mW por función.

Las puertas más utilizadas son las de la serie 74, que son más comerciales. En concreto, las más empleadas son las que tienen como referencia 74Lxx, donde la L significa Low-power, y cuyas características son:

- ◆ Potencia disipada por puertas: 1 mW.
- ◆ Tiempo de propagación: 33 ns.

A su vez, la S (74Sxx) significa Schottky, y sus características son:

- ◆ Potencia disipada por puertas: 19 mW.
- ◆ Tiempo de propagación: 3 ns.

Finalmente, LS (74LSxx) significa Low-power Schottky, y sus características son:

- ◆ Potencia disipada por puertas: 2 mW.
- ◆ Tiempo de propagación: 10 ns.

# Circuitos Integrados Digitales

## Familia lógica CMOS

En esta familia el componente básico es el transistor MOS (Metal-Óxido-Semiconductor). La familia CMOS básica que aparece en los catálogos de los fabricantes es la serie 4000. Sus características más importantes son:

- ♦ La tensión de alimentación varía entre 3 y 18 V.
- ♦ El rango de temperaturas oscila entre -40 y 85 °C.
- ♦ Los niveles de tensión son:  $V_{IL}$  mín. = 3,5 V;  $V_{IL}$  máx. = 1,5 V;  $V_{OH}$  mín. = 4,95 V;  $V_{OL}$  máx. = 0,05 V.
- ♦ Los tiempos de propagación varían inversamente con la tensión de alimentación, siendo de 60 ns para 5 V y de 30 ns para 10 V.
- ♦ La potencia disipada por puerta es de 10 nW.

Inicialmente, se fabricaron circuitos CMOS con la misma disposición de las compuertas en los circuitos integrados que en las familias TTL. Así, se generó la familia 74C, compatible con la familia TTL, cuyas características son muy parecidas a las de la familia 4000. Debido a las mejoras en la fabricación, se desarrollaron las series 74HC (alta velocidad) y la 74HCT (alta velocidad compatible con los niveles TTL). Estas series poseen características muy parecidas a las LS de la familia TTL, pero con consumos inferiores.

Las series más utilizadas son las 74HCxx, donde HC significa High speed CMOS. El tiempo de propagación de estas series ofrece valores del orden de 8 ns y se alimentan con tensiones de entre 2 y 6 V.

# Circuitos Integrados Digitales

## SN74LS00

### DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
$V_{IH}$	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
$V_{IL}$	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage for All Inputs
$V_{IK}$	Input Clamp Diode Voltage		-0.65	-1.5	V	$V_{CC} = \text{MIN}$ , $I_{IN} = -18 \text{ mA}$
$V_{OH}$	Output HIGH Voltage	2.7	3.5		V	$V_{CC} = \text{MIN}$ , $I_{OH} = \text{MAX}$ , $V_{IN} = V_{IH}$ or $V_{IL}$ per Truth Table
$V_{OL}$	Output LOW Voltage		0.25	0.4	V	$I_{OL} = 4.0 \text{ mA}$
			0.35	0.5	V	$I_{OL} = 8.0 \text{ mA}$
$I_{IH}$	Input HIGH Current			20	$\mu\text{A}$	$V_{CC} = \text{MAX}$ , $V_{IN} = 2.7 \text{ V}$
				0.1	mA	$V_{CC} = \text{MAX}$ , $V_{IN} = 7.0 \text{ V}$
$I_{IL}$	Input LOW Current			-0.4	mA	$V_{CC} = \text{MAX}$ , $V_{IN} = 0.4 \text{ V}$
$I_{OS}$	Short Circuit Current (Note 2)	-20		-100	mA	$V_{CC} = \text{MAX}$
$I_{CC}$	Power Supply Current Total, Output HIGH			1.6	mA	$V_{CC} = \text{MAX}$
				4.4		

2. Not more than one output should be shorted at a time, nor for more than 1 second.

### AC CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ )

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
$t_{PLH}$	Turn-Off Delay, Input to Output		9.0	15	ns	$V_{CC} = 5.0 \text{ V}$ $C_L = 15 \text{ pF}$
$t_{PHL}$	Turn-On Delay, Input to Output		10	15	ns	

Tensión de entrada a nivel alto  
Tensión de entrada a nivel bajo

Tensión de salida a nivel alto

Tensión de salida a nivel bajo

Intensidad de entrada a nivel alto

Intensidad de entrada a nivel bajo

Corriente de alimentación

# Bibliografía y Licencia

- ♦ Acha, Santiago, Castro, Manuel, Rioseras, Miguel, “Electrónica Digital Introducción a la Lógica Digital” 2da Ed. (Ra-Ma 2010)
- ♦ Floyd, Thomas, “Fundamentos de sistemas digitales” 9na Ed. (Pearson 2006)
- ♦ Gonzalez Gomez, Juan, “Circuitos y Sistemas Digitales” (Madrid 2002)
- ♦ Este documento se encuentra bajo Licencia Creative Commons Attribution - NonCommercial - ShareAlike 4.0 International (CC BY-NC-SA 4.0), por la cual se permite su exhibición, distribución, copia y posibilita hacer obras derivadas a partir de la misma, siempre y cuando se cite la autoría del Prof. Matías E. García y sólo podrá distribuir la obra derivada resultante bajo una licencia idéntica a ésta.
- ♦ Autor:

***Matías E. García***

Prof. & Tec. en Informática Aplicada  
[www.profmatiasgarcia.com.ar](http://www.profmatiasgarcia.com.ar)  
[info@profmatiasgarcia.com.ar](mailto:info@profmatiasgarcia.com.ar)

 **creative commons**



[www.profmatiasgarcia.com.ar](http://www.profmatiasgarcia.com.ar)